

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局(43)国際公開日
2005年6月16日 (16.06.2005)

PCT

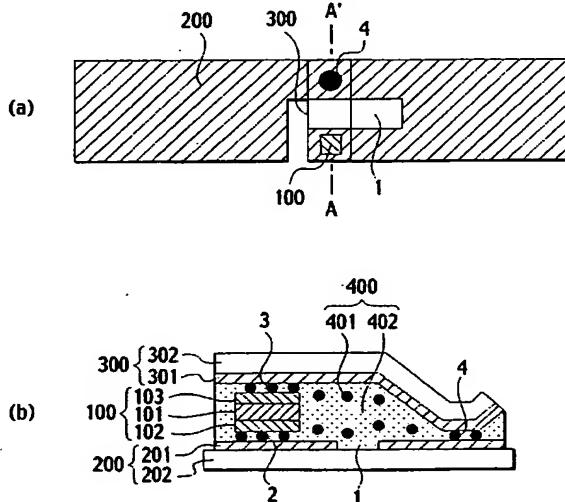
(10)国際公開番号
WO 2005/055130 A1

- (51) 国際特許分類: G06K 19/00, H01L 21/60
- (21) 国際出願番号: PCT/JP2004/017939
- (22) 国際出願日: 2004年12月2日 (02.12.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-407182 2003年12月5日 (05.12.2003) JP
- (71) 出願人(米国を除く全ての指定国について): 日立化成工業株式会社 (HITACHI CHEMICAL CO., LTD.) [JP/JP]; 〒1630449 東京都新宿区西新宿二丁目1番1号 Tokyo (JP).
- (72) 発明者; および
(75) 発明者/出願人(米国についてのみ): 田崎 耕司 (TASAKI, Kouji). 石坂 裕宣 (ISHIZAKA, Hiroyoshi). 渋谷 正仁 (SHIBUTANI, Masahito). 田中 耕輔 (TANAKA, Kousuke). 新沢 正久 (SHINZAWA, Masahisa).
- (74) 代理人: 三好 秀和 (MIYOSHI, Hidekazu); 〒1050001 東京都港区虎ノ門一丁目2番3号 虎ノ門第一ビル9階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,

(続葉有)

(54) Title: ELECTRONIC DEVICE MANUFACTURING METHOD

(54) 発明の名称: 電子装置の製造方法



(57) Abstract: There is provided an electronic device manufacturing method capable of manufacturing a device having a preferable communication characteristic at a low cost with a high productivity. The manufacturing method is for manufacturing an electronic device including a plurality of IC chips (100), each having external electrodes formed on a pair of opposing surfaces. One (102) of the electrodes is arranged on an antenna circuit (201) in a transmission/reception antenna having a slit. Furthermore, a shortcircuit plate (300) is arranged for separately and electrically connecting the other external electrode (103) to a predetermined position of the corresponding antenna circuit (201). The method is characterized in that by positioning at least one of the IC chips (100) with the predetermined position on the corresponding antenna circuit (201) to be mounted, it is possible to arrange the remaining IC chips (100) at the predetermined positions on the antenna circuit (201) all at once.

(続葉有)

WO 2005/055130 A1



SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(57) 要約:

本発明は安価で生産性に優れかつ良好な通信特性を得るのに好適な電子装置の製造方法に関するものである。

外部電極が向かい合った1組の各々の面に形成された複数のICチップ(100)の一方の外部電極(102)を、スリットが形成された送受信アンテナにおける搭載すべきアンテナ回路(201)上にそれぞれ配置し、さらに前記ICチップ各々の他方の外部電極(103)と対応する前記アンテナ回路(201)の所定の位置とをそれぞれ別途電気的に接続するための短絡板(300)を設ける電子装置の製造方法において、少なくとも1個の前記ICチップ(100)と対応する搭載すべき前記アンテナ回路(201)上の所定の位置との位置合わせをすれば、それに従い、残りの前記ICチップ(100)もアンテナ回路(201)上の所定の位置に一括して配置できるようにしたことを特徴とする。